

DIALOG(R)File 351:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.

012508843    \*\*Image available\*\*  
WPI Acc No: 1999-314948/199927  
XRPX Acc No: N99-235403

**Faulty pixels masking method e.g. for imager**  
Patent Assignee: STMICROELECTRONICS INC (SGSA ); SGS THOMSON MICROELTRN  
INC (SGSA )

Inventor: KRAMER A H; RAMBALDI R; TARTAGNI M  
Number of Countries: 026 Number of Patents: 002  
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 917358	A1	19990519	EP 98308762	A	19981027	199927 B
JP 11252464	A	19990917	JP 98314211	A	19981105	199949

Priority Applications (No Type Date): US 97964763 A 19971105

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 917358 A1 E 20 H04N-005/217

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT  
LI LT LU LV MC MK NL PT RO SE SI

JP 11252464 A 17 H04N-005/335

Abstract (Basic): EP 917358 A1

NOVELTY - The method exposes an imager to radiation. A faulty pixel in the imager is identified and outputs of several other pixels located about the faulty pixel are determined. An output of the faulty pixel is masked using the outputs of the number of other pixels, so a masked output of the faulty pixel can be provided in an image produced by the imager. An image is produced from outputs of several pixels in the imager, the image includes the masked output of the faulty pixel.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for a method of correcting a faulty pixel in an imager, a method of testing a selected pixel to determine whether it is faulty, an imager, and a system for producing an image of an object.

USE - For imager.

ADVANTAGE - Provides fault tolerant radiation imager such as CMOS imager. Provides improved sensor which can mask or otherwise correct defective pixels soon after sensor is fabricated and during its lifetime.

DESCRIPTION OF DRAWING(S) - The figure shows a block diagram illustrating high level functional blocks employed in a CMOS imager implementing the fault tolerant imager of the invention.

pp; 20 DwgNo 1/5

Title Terms: FAULT; PIXEL; MASK; METHOD; IMAGE

Derwent Class: W04

International Patent Class (Main): H04N-005/217; H04N-005/335

International Patent Class (Additional): H01L-027/146

File Segment: EPI

Manual Codes (EPI/S-X): W04-M01B5A; W04-M01B7; W04-M01D6A; W04-P01F3;  
W04-P01H

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

P

H 0 1 L 27/146

H 0 1 L 27/14

E

A

審査請求 未請求 請求項の数37 OL (全 17 頁)

(21) 出願番号 特願平10-314211

(22) 出願日 平成10年(1998)11月5日

(31) 優先権主張番号 08/964763

(32) 優先日 1997年11月5日

(33) 優先権主張国 米国 (US)

(71) 出願人 591236448

エスティーマイクロエレクトロニクス、イ  
ンコーポレイテッドSGS-THOMSON MICROEL  
ECTRONICS, INCORPOR  
ATEDアメリカ合衆国、 テキサス 75006,  
カーロルトン、 エレクトロニクス ドラ  
イブ 1310

(72) 発明者 ロベルト ランバルディ

イタリア国、 ボローニャ、 アイー  
40129, ヴィア ガベッラ 4

(74) 代理人 弁理士 小橋 一男 (外1名)

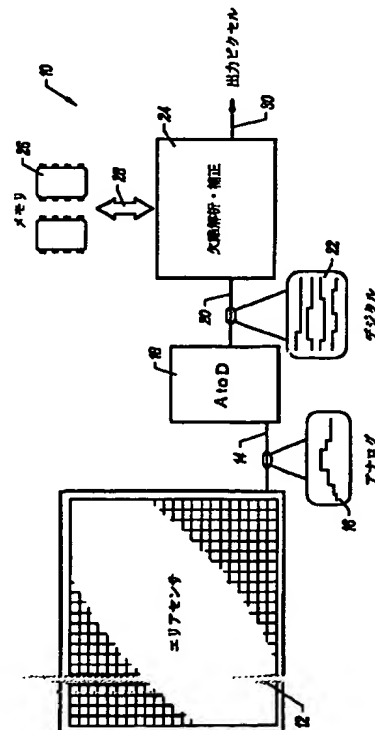
最終頁に続く

(54) 【発明の名称】 CMOSイメージャ用ピクセル補正システム及び方法

(57) 【要約】 (修正有)

【課題】 センサを製造後及びその寿命期間中に欠陥性のピクセルをマスク又は補正の可能な画像センサを提供する。

【解決手段】 欠陥許容性CMOSイメージセンサは、画像発生中に、欠陥ピクセルを識別し且つそれをマスクするか又は補正する回路を有し、与えられたピクセルの出力を、周りの欠陥性でないピクセルの出力の平均で置換させ、イメージセンサが幾つかの欠陥ピクセルを伴う場合であっても、不所望に明るいか又は暗いスポットの画像を発生しない。本センサは、一つ又はそれ以上のピクセルの各々が露光された照射量を表わす出力を与える1個又はそれ以上のピクセルを有すると共に、それらのピクセルへ電気的に結合されており且つCMOSイメージャ内の欠陥ピクセルを識別し且つ補正する形態の1個又はそれ以上の回路要素を有し、ピクセルの各々は、ウエル内に形成されているホットダイオード拡散部とウエル内に形成されているパワー又は接地へのタップとを有す



## 【特許請求の範囲】

【請求項1】 イメージャにおける欠陥ピクセルをマスクする方法において、

- (a) イメージャへ照射を付与し、
- (b) 前記イメージャにおける欠陥ピクセルを識別し、
- (c) 前記欠陥ピクセルの周りに位置している複数のその他のピクセルの出力を決定し、

(d) 前記複数のその他のピクセルの出力を使用して前記欠陥ピクセルの出力をマスクし、それにより前記欠陥ピクセルのマスクされた出力を前記イメージャによって発生される画像内に与えることが可能である、上記各ステップを有することを特徴とする方法。

【請求項2】 請求項1において、更に、

(e) 前記イメージャにおける複数のピクセルの出力から画像を発生し、その場合に前記画像が前記欠陥ピクセルのマスクされた出力を包含している、上記ステップを有することを特徴とする方法。

【請求項3】 請求項1において、前記欠陥ピクセルを識別する場合に、前記イメージャに関連するメモリへアクセスし前記イメージャ内の欠陥ピクセルの位置を決定することを特徴とする方法。

【請求項4】 請求項1において、前記欠陥ピクセルの出力をマスクする場合に、前記欠陥ピクセルの出力を専ら前記少なくとも1個の欠陥ピクセルを取囲む複数のピクセルの出力に基づく出力値で置換させることを特徴とする方法。

【請求項5】 請求項4において、前記欠陥ピクセルの出力を置換させる場合に、前記少なくとも1個の欠陥ピクセルを取囲む少なくとも2個のピクセルの出力値を補間することによって得られた出力値を前記欠陥ピクセルへ与えることを特徴とする方法。

【請求項6】 請求項1において、更に、前記イメージャにおけるピクセルの出力をイメージを発生する前にアナログ形態からデジタル形態へ変換することを特徴とする方法。

【請求項7】 請求項1において、更に、前記イメージャへ照射を付与する前に、前記イメージャからの選択したピクセルをテストしてそれが欠陥性であるか否かを決定することを特徴とする方法。

【請求項8】 請求項1において、前記イメージャのピクセルが複数のカラーを区別することが可能であり且つ前記欠陥ピクセルが第一カラーの照射を検知すべく指定されており、且つ前記欠陥ピクセルの出力をマスクすべく選択されている複数のその他のピクセルが全て前記第一カラーの照射を検知すべく指定されていることを特徴とする方法。

【請求項9】 イメージャにおける欠陥ピクセルを補正する方法において、

~~(a) イメージャへ照射を付与し、~~

(b) 前記イメージャにおける欠陥ピクセルを識別し、

(c) 前記欠陥ピクセルの出力を測定し、

(d) 前記欠陥ピクセルが飽和しているか否かを決定し、

(e) 飽和しているピクセル又は飽和していないピクセルの何れかを補正すべく特に適合されているピクセル補正技術で前記欠陥ピクセルを補正し、その場合に前記欠陥ピクセルの補正した出力を前記イメージャによって発生される画像内に与えることが可能である、上記各ステップを有することを特徴とする方法。

【請求項10】 請求項9において、前記欠陥ピクセルが飽和していると決定される場合に、前記ピクセル補正技術が複数のその他のピクセルの出力を使用して前記欠陥ピクセルの出力をマスクすることを特徴とする方法。

【請求項11】 請求項10において、前記欠陥ピクセルの出力をマスクする場合に、前記少なくとも1個の欠陥ピクセルを取囲む少なくとも2個のピクセルの出力値を補間することによって得られた出力値を前記欠陥ピクセルへ与えることを特徴とする方法。

【請求項12】 請求項9において、前記欠陥ピクセルが飽和されていないと決定される場合に、前記ピクセル補正技術が前記出力に関する動作を実施することによって前記欠陥ピクセルの出力を補正することを特徴とする方法。

【請求項13】 請求項12において、前記動作が、前記出力の大きさを増加させるか又は減少させることを特徴とする方法。

【請求項14】 請求項9において、前記欠陥ピクセルを識別する場合に、前記イメージャに関連するメモリへアクセスして前記イメージャ内の欠陥ピクセルの位置を決定することを特徴とする方法。

【請求項15】 請求項9において、更に、前記イメージャ内のピクセルの出力を画像を発生する前にアナログ形態からデジタル形態へ変換することを特徴とする方法。

【請求項16】 請求項9において、更に、前記イメージャへ照射を付与する前に、前記イメージャからの選択したピクセルをテストしてそれが欠陥性であるか否かを決定することを特徴とする方法。

【請求項17】 欠陥性であるか否かを決定するために選択したピクセルをテストする方法において、

(i) 前記選択したピクセルを所定の電荷へ電子的にリセットし、

(i i) 前記選択したピクセルの出力を読み取り、

(i i i) 前記選択したピクセルへ与えられた所定の電荷に基づいて前記選択したピクセルの出力を予定値と比較し、その場合に、前記選択したピクセルの出力が前記予定値から著しく逸れている場合に、前記選択したピクセルが欠陥性であると指定する、上記各ステップを有することを特徴とする方法。

【請求項18】 請求項17において、更に、前記選択したピクセルの出力が前記予定値から著しく逸れている場合に、前記選択したピクセルが部分的に又は完全に崩壊しているか否かを決定し、その場合に、前記選択したピクセルが部分的に崩壊したピクセルである場合には、読取り期間中に第一技術によって画像形成を行い、且つ前記選択したピクセルが完全に崩壊している場合には、読取り期間中に第二技術によって画像形成を行うことを特徴とする方法。

【請求項19】 請求項18において、前記選択したピクセルが部分的又は完全に崩壊しているか否かを決定する場合に、前記選択したピクセルの出力が前記予定値からどれほど逸れているかを決定し、前記選択したピクセルの出力が前記予定値から所定量を超えて逸れている場合には、前記選択したピクセルが完全に崩壊しているものとし、且つ前記選択したピクセルが前記予定値から所定量を超えることなく逸れている場合には、前記選択したピクセルが部分的に崩壊しているものとすることを特徴とする方法。

【請求項20】 請求項18において、前記第一補正技術が、前記選択したピクセルの出力を調節し、且つ前記第二補正技術が前記選択したピクセルの出力を前記選択したピクセルの周りに位置している複数のピクセルの出力の平均で置換させることを特徴とする方法。

【請求項21】 請求項17において、更に、前記選択したピクセルが欠陥性のものであることが分かった場合に、その位置をメモリ内に格納することを特徴とする方法。

【請求項22】 請求項17において、更に、前記選択したピクセルを電気的にリセットした後で且つ前記選択したピクセルの出力を読取る前に、前記選択したピクセルへ所定量のテスト照射を付与することを特徴とする方法。

【請求項23】 イメージャにおいて、

(a) 各々に付与される照射の量又はタイプ又は量とタイプの両方を表わす出力を与えることの可能な1個又はそれ以上のピクセル、

(b) 前記1個又はそれ以上のピクセルへ電気的に結合されており且つ前記イメージャ内の欠陥性のピクセルをマスクするか又は補正すべく補正する形態とされている1個又はそれ以上の回路要素、  
前記欠陥ピクセルの位置を格納する形態とされているメモリ、を有することを特徴とするイメージャ。

【請求項24】 請求項23において、前記1個又はそれ以上のピクセル、前記1個又はそれ以上の回路要素、前記メモリが単一の集積回路チップ上に設けられていることを特徴とするイメージャ。

【請求項25】 請求項23において、本イメージャがCMOSイメージャであり、且つ前記1個又はそれ以上のピクセルの各々が、ウエル内に形成されているホットダ

イオード拡散部及び前記ウエル内に形成されているパワ—又は接地へのタップを有していることを特徴とするイメージャ。

【請求項26】 請求項25において、更に、前記1個又はそれ以上のピクセルのホットダイオード拡散部へ前記ピクセルのリセット状態に対応する電圧を供給することの可能な1個又はそれ以上の電圧供給源を有することを特徴とするイメージャ。

【請求項27】 請求項26において、更に、前記ピクセルの出力を測定することの可能な1個又はそれ以上の電荷積分器を有することを特徴とするイメージャ。

【請求項28】 請求項23において、更に、前記1個又はそれ以上のピクセルからアナログ出力を受取り、前記アナログ出力をデジタル信号へ変換し、且つ前記1個又はそれ以上の回路要素が欠陥ピクセルを識別することが可能であるように前記デジタル信号を前記1個又はそれ以上の回路要素へ供給することの可能なアナログ・デジタル変換器を有していることを特徴とするイメージャ。

【請求項29】 請求項23において、複数の前記1個又はそれ以上のピクセルがアレイに配列されており、前記複数のピクセルにおけるピクセルの各々が別々にアドレス可能であることを特徴とするイメージャ。

【請求項30】 請求項23において、前記1個又はそれ以上のピクセルが能動的ピクセル及び受動的ピクセルからなるグループから選択されたものであることを特徴とするイメージャ。

【請求項31】 物体の画像を発生するシステムにおいて、

(a) イメージャであって、

(i) 1個又はそれ以上のピクセルの各々へ付与される照射の量又はタイプ又は量とタイプの両方を表わす出力を与えることの可能な1個又はそれ以上のピクセル、

(i i) 前記1個又はそれ以上のピクセルへ電気的に結合されており且つ前記イメージャにおける欠陥ピクセルをマスク又は補正する形態とされている1個又はそれ以上の回路要素、

(i i i) 前記欠陥ピクセルの位置を格納する形態とされているメモリであって、前記1個又はそれ以上のピクセルと、前記1個又はそれ以上の回路要素と、前記メモリとが単一の集積回路チップ上に設けられているメモリ、を具備しているイメージャ、

(b) 前記1個又はそれ以上のピクセルの出力から発生する画像を出力する手段、を有することを特徴とするシステム。

【請求項32】 請求項31において、前記出力手段によって出力される画像が写真であることを特徴とするシステム。

【請求項33】 請求項31において、前記出力手段がディスプレイであることを特徴とするシステム。

【請求項34】 請求項31において、本イメージャがCMOSイメージャであり、且つ前記1個又はそれ以上のピクセルの各々がウエル内に形成されているホットダイオード拡散部と前記ウエル内に形成されているパワー又は接地へのタップとを有していることを特徴とするシステム。

【請求項35】 請求項31において、前記イメージャが、更に、前記1個又はそれ以上のピクセルからのアナログ出力を受取り、前記アナログ出力をデジタル信号へ変換し、且つ前記1個又はそれ以上の回路要素が欠陥ピクセルを識別することが可能であるように前記デジタル信号を前記1個又はそれ以上の回路要素へ供給することの可能なアナログ・デジタル変換器を有していることを特徴とするシステム。

【請求項36】 請求項31において、複数の前記1個又はそれ以上のピクセルがアレイに配列されており、前記複数のピクセルにおけるピクセルの各々が別々にアドレス可能であることを特徴とするシステム。

【請求項37】 請求項31において、前記1個又はそれ以上のピクセルが能動的ピクセルと受動的ピクセルとからなるグループから選択されたものであることを特徴とするシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、CMOSイメージャ用の集積回路アーキテクチャに関するものであって、更に詳細には、CMOSイメージャの個別的なピクセルにおける欠陥をマスクし又は補正する方法及び装置に関するものである。

【0002】

【従来の技術】 CMOSイメージセンサは、現在、電荷結合素子(CCD)アレイイメージセンサと競争力のあるものとなりつつある。潜在的な適用例としては、デジタルカメラ、自動車用の夜間運転用ディスプレイ、文書キャプチャ及び視覚的通信用のコンピュータ周辺機器などがある。

【0003】 1970年代以来、CCDアレイは、電子的イメージセンサ市場を支配している。CCDアレイは、量子効率、光学的フィルファクタ(検知用に使われるピクセルの割合)、電荷転送効率、読取り速度、読取りノイズ及びダイナミックレンジなどを包含するほとんどの分野においてCMOSアレイセンサよりも性能が優れていた。しかしながら、CMOS技術における着実な改良(装置寸法が益々小型化することを包含している)は、CMOSイメージセンサを競争力のあるものとしている。更に、CCD技術と比較して、CMOS技術は、電力消費が低く、機能性が増加されており、且つ潜在的に低コストである。開発者は、現在、(a)集積化したタイミング制御エレクトロニクス、(b)センサアレイ、(c)信号処理エレクトロニクス、(d)アナ

ログ・デジタル変換器、(e)インターフェースエレクトロニクスを具備する単一チップのCMOSカメラをもくろんでいる。例えば、Fossum「CMOSイメージセンサ:単一チップ上の電子カメラ(CMOS Image Sensors: Electronic Camera On A Chip)」、1995IEDMテクニカル・ダイジェスト、ワシントンDC、1995年12月10-13日、17-25頁の文献を参照するとよく、その文献を引用によって本明細書に取込む。

【0004】 CCDアレイは、ピクセル毎に周辺部内部のCCDアレイからアナログ電荷バケットをシフトさせることによって全ての画像データを読取るという点で制限されている。しかしながら、CCDアレイのピクセルは、ランダムにアクセス可能なものではない。更に、電圧、容量、処理上の拘束条件のために、CCDアレイはCMOS集積回路において可能なレベルにおいて集積化に適したものではない。従って、CCDセンサのために必要な何らかの補足的な処理回路(例えば、センサに関連する情報を格納するためのメモリ)は、通常、別個のチップ上に設けねばならない。このことは、勿論、システムのコストを増加させる。

【0005】 CMOS及びCCDの両方のイメージセンサ技術の厄介な問題は、欠陥ピクセルに起因する画像劣化である。このような欠陥ピクセルは、多数のセンサチップを製造する場合に本来的に発生する処理変動から発生する。ピクセルの欠陥は、ピクセルに付与された実際の照射露光を正確に反映するものではない照射露光を表わす出力によって示される場合がある。例えば、特定の量の照射に対する露光の後に予測されるものよりも多くの電荷を出力するピクセルは、画像内において明るいスポットとして表われる。同様に、予測されるものよりも少ない電荷を出力するピクセルは暗いスポットとして表われる。

【0006】 典型的に、欠陥ピクセルが含まれる数を識別するために製造後にイメージセンサのテストが行われる。センサが特定した数を超える数の欠陥ピクセルを有する場合には、それは拒否されねばならない。従って、センサの歩留りは、典型的にチップ上において製造される欠陥ピクセルの数によって制限される。驚くべきことではないが、多数のピクセルを有する広い面積のセンサは、比較的低い歩留りを有している。なぜならば、それらは、より多くの欠陥ピクセルを有する傾向があるからである(ピクセル総数に対する欠陥ピクセルの数は与えられた製造技術に対してほぼ一定である)。

【0007】 製造した後にイメージセンサを注意深くスクリーニングすることによって欠陥アレイを見付けることが可能であるが、そのことは、通常の使用期間中にセンサが劣化することを阻止することが可能なものではない。ピクセルは、ときたま、通常動作期間中にこの様な欠陥が発生する場合がある。しかしながら、この様な欠

陥を識別し且つ補正する効果的な技術は存在していない。

【0008】

【発明が解決しようとする課題】本発明は、以上の点に鑑みなされたものであって、上述した如き従来技術の欠点を解消し、センサが製造された直後に且つその寿命期間中において欠陥性ピクセルをマスクするか又は補正することが可能な技術を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、例えばCMOS 10 イメージャなどの欠陥許容性のラジエーション（照射）イメージャを提供している。この様なイメージセンサは、イメージ（画像）発生期間中に欠陥ピクセルをマスク及び／又は補正する回路を有している。マスキング即ちマスクを行う場合の一つの例においては、与えられたピクセルの出力を周りの欠陥性でないピクセルの出力の平均で置換させる。補正を行う場合には、補正すべきピクセルからの出力レベルを増加させるか又は減少させることが可能である。従って、イメージセンサがある数の欠陥ピクセルと共に製造される場合があるが、この様な 20 センサによって発生される画像は、この様なマスキング又は補正機構を有するものでないセンサによって発生される画像と比較して優れたものである。更に、センサの歩留りを改善することが可能である。なぜならば、従来割当てられたものを超える数の欠陥を有するセンサであっても使用することが可能だからである（欠陥ピクセルが適宜マスクされ又は補正される限り）。一つ的好適実施例においては、初期的に良好であり且つ後に欠陥性のものとなるピクセルは、それが欠陥性のものとなる時に 30 識別することが可能である。その様にして識別された新たに欠陥性となったピクセルは、適宜マスクするか又は補正して、CMOS検知器の寿命を増加させることが可能である。

【0010】本発明の一つの側面は、欠陥ピクセルをマスクする方法を提供しており、その方法は、（a）イメージャ（撮像器）へラジエーション（照射）を付与し、（b）該イメージャ内の欠陥ピクセルを識別し、（c）該欠陥ピクセルの周りに位置している複数のその他のピクセルの出力を決定し、（d）前記複数のその他のピクセルの出力を使用して前記欠陥ピクセルの出力をマ 40 スクする、上記各ステップを有している。従って、欠陥ピクセルのマスクした出力は、本イメージャによって発生されるイメージ（画像）内に与えることが可能である。好適には、本システムは、該イメージャと関連しているメモリへアクセスすることによって欠陥ピクセルを識別し、イメージャ内の欠陥ピクセルの位置を決定する。次いで、欠陥ピクセルに対して補正したイメージ即ち画像を発生するために、本方法は、更に、該ピクセルの出力（マスクされた出力を含む）を、該ピクセルの出力をマスクする前に、アナログ形態からデジタル形態へ 50

変換することを必要とする場合がある。

【0011】一実施例においては、欠陥ピクセルの出力をマスクする場合に、その出力を専ら複数の周りのピクセルの出力に基づく出力値で置換する。例えば、補正した出力は、少なくとも1個の欠陥ピクセルを取囲む少なくとも2個のピクセルの出力値を補間することによって得ることが可能である。カラーイメージャにおいては、イメージャのピクセルは、複数のカラーの間を区別することが可能であり、従って欠陥ピクセルは単一のカラーのラジエーション即ち照射を検知するために指定される。好適には、この様な場合には、欠陥ピクセルの出力をマスクするために選択される複数のその他のピクセルは、欠陥ピクセルと同一のカラーの照射を検知するために指定されている周りのピクセルのみである。

【0012】欠陥ピクセルの各々の出力を完全にマスクすることは必要でない場合がある。例えば、幾つかのピクセルは完全に崩壊していない場合があり、その場合には、それらの出力はマスクするのではなく補正することが可能である。ある場合には、欠陥ピクセルが、適切なものより20%低い出力を有するものであることを知ることが可能である場合がある。従って、そのピクセルの出力は、単に、画像を発生する前に25%だけ増加することが可能である。

【0013】勿論、欠陥ピクセルを識別するある技術を最初に（イメージャが発生される場合）実行するか又はその寿命に亘り周期的に実行せねばならない。一実施例においては、本システムは、次のシーケンス、即ち

（i）選択したピクセルを所定の電荷（例えば、画像内の暗所値に関連する電荷）へ電子的にリセットし、（i i）選択したピクセルの出力を読み取り、（i i i）選択したピクセルへ与えられた所定の電荷に基づいて選択したピクセルの出力を予定値と比較する上記各シーケンスに従って、選択したピクセルを電子的にテストする。選択したピクセルの出力が予定値から著しく逸れている場合には、本システムは、その選択したピクセルを欠陥性のものとして指定する。一方、実行したテストは、イメージャが既知の期間に亘り既知の強度の照射に対して露光される光学的テストとすることも可能である。次いで、該ピクセルの出力は上述したように予定値と比較される。

【0014】電子的テストの場合であって且つ選択したピクセルがNウェルとP拡散ホトダイオードとを有している場合には、選択したピクセルを電子的にリセットすることは、P拡散部内にある量の負の電荷を注入することを必要とする。反対導電型のホトダイオードにおいては、リセット期間中にN型拡散部から負の電荷が除去される。

【0015】テスト結果は次のようにして解釈することが可能である。即ち、選択したピクセルの出力が予定値から著しく逸れている場合には、本システムは、その選

択したピクセルが部分的又は完全に崩壊しているか否かを決定する。その後、選択したピクセルの出力のマスク又は補正を行う場合に、部分的に崩壊したピクセルに対しては第一技術を使用し且つ完全に崩壊したピクセルに対しては第二技術を使用する。第二技術は完全に崩壊したピクセルを取扱うので、そのピクセルの出力からの情報はほとんど使用することはない。従って、第二技術は、完全に崩壊したピクセルの周りのピクセルの出力の補間又はその他の平均化などを行うことが可能である。第一技術は、単に、所定の百分率又は大きさだけその出力を増加させるか又は減少させることによって、該ピクセルからの出力を使用することが可能である。

【0016】画像を発生する前に欠陥ピクセルの同一性即ち識別を自動的にリコールするために、本テスト方法は、メモリ内に1個又はそれ以上の欠陥ピクセルの位置を格納することによって終了することが可能である。適切な場合においては、一つ又はそれ以上の欠陥ピクセルの各々が部分的に又は完全に崩壊しているか否かを特定するデータを格納することも可能である。

【0017】本発明の別の側面は、次のような特徴を有するイメージ（撮像器）を提供するものであり、即ち、（a）1個又はそれ以上のピクセルであって、その各々に付与される照射の量又はタイプ又は量とタイプの両方を表わす出力を与えることの可能な1個又はそれ以上のピクセル、（b）前記1個又はそれ以上のピクセルへ電気的に結合されており且つイメージにおける欠陥ピクセルをマスク又は補正するような形態とされている1個又はそれ以上の回路要素、（c）欠陥ピクセルの位置を格納する形態とされているメモリを有するイメージを提供している。好適には、これらの種々の要素は、単一の集積回路チップ上に設けられている。

【0018】本イメージは、更に、1個又はそれ以上のピクセル（典型的には、ピクセルの状態をリセットするため）のホットダイオード拡散部へ電圧を供給することの可能な1個又はそれ以上の電圧供給源を有することが可能である。それは、更に、ピクセルの出力を測定することの可能な1個又はそれ以上の電荷積分器を有することが可能である。更に、それは、1個又はそれ以上のピクセルからのアナログ出力を受取り、該アナログ出力をデジタル信号へ変換し、且つ該デジタル信号を1個又はそれ以上の回路要素が欠陥ピクセルを識別することが可能であるように1個又はそれ以上の回路要素へ供給することの可能なアナログ・デジタル変換器を有することが可能である。特に好適な実施例においては、該複数のピクセルは、アレイ形態に配列されており、従って複数のピクセルにおける各ピクセルは別個にアドレスすることが可能である。

【0019】多くのCMOSイメージにおいては、一つ又はそれ以上のピクセルの各々が、メモリ内に形成されているホットダイオード拡散部を有しており、且つウエ

ル内に形成されているパワー又は接地へのタップを有している。このようなピクセルは、能動的な構成又は受動的な構成のものとするのが可能である。

【0020】本発明の別の側面は、物体の画像を発生するシステムを提供している。本システムは、上述したタイプのイメージ及び一つ又はそれ以上のピクセルの出力から得られる画像を出力する一つ又はそれ以上の構成要素を有している。その画像は、例えば、デジタルカメラの場合においては写真とすることが可能である。

【0021】

【発明の実施の形態】本発明を、以下に説明する幾つかの好適実施例を参照して説明する。特に、本発明は、空乏モードホットダイオードを使用する特定のCMOSセンサを参照して説明する。理解すべきことであるが、本発明はこれらの実施例に特に制限されるべきものではない。例えば、本明細書に記載する方法及びシステムは、ホットゲートアレイ、CCDアレイ、及び事実上任意のタイプの照射画像形成アレイへ有益に適用することが可能である。更に、本明細書において説明するCMOSホットダイオードアレイ構成は「受動的」構成のものであるが、本発明の原理は、例えば能動的ピクセル構成のようなその他の構成のものにも適用可能である。

【0022】図1は本発明に基づいてCMOSイメージを実現する一つの好適なシステムアーキテクチャを提供している。好適には、図示したシステムの全ての要素は単一の集積回路チップ上に設けられている。図1は、4個の主要な要素、即ち、ピクセルアレイエリアセンサ12、アナログ・デジタル変換器18、欠陥解析・補正ブロック24、欠陥及び補正データを格納するためのメモリ26を有するイメージ（撮像器）10を示している。

【0023】エリアセンサ（面積検知器）12は、複数の規則的に配列したピクセルを有しており、各ピクセルはセンサへ入射されるラジエーション即ち照射に応答することが可能である。しばしば、ほとんどのデジタルカメラの場合におけるように、該照射は、可視的電磁照射、即ち可視光である。その他のタイプの照射の検知も本発明の技術的範囲内のものである。各ピクセルは、そのピクセルに入射するある時間に亘っての照射強度（時間に関しての強度の積分）を表わす出力を発生する。一つの特実の実施例においては、エリアセンサ12は、1,024（垂直方向）×1,024（水平方向）個のピクセルからなるアレイを有しているが、勿論、実際のアレイ寸法は適用例及びIC製造技術のスケールに依存する。動作について説明すると、光学的画像をエリアセンサ12上へ指向させることが可能であり、従って光強度（又は例えば波長などのその他の何らかの照射の特徴）における空間的及び／又は時間的変化を、センサ12を構成している個別のピクセルによって一時的に記録することが可能である。



【0024】センサ12の個別的なピクセルからの信号はアナログ信号16として1個又はそれ以上のライン14を介して出力される。これらのアナログ信号16は、アナログ・デジタル変換器18によって受取られ、該変換器18は、それらをデジタル信号22へ変換し且つライン20を介してこの様なデジタル信号を出力する。次いで、デジタル信号22は欠陥解析・補正ブロック24によって受取られ、該ブロック24は、エリアセンサ12における欠陥ピクセルの出力を適宜マスクするためにメモリ接続部28（例えば、バス）を介してメモリ26 10と通信を行う。欠陥解析・補正ブロック24は、それにより、補正した組の出力ピクセルを発生し、ライン30を介して画像ディスプレイ回路へ送給される。

【0025】システム10の個別的な要素は異なる物理的構成体の上に構成することが可能であるが、エリアセンサ12と、アナログ・デジタル変換器18と、欠陥解析・補正ブロック24とは、好適には、単一の集積回路チップ上に設けられる。更に、同一のチップ上にメモリ26を設けることが望ましい場合がある。メモリ26 20は、可及的に小型のものであるが、尚且つ、各欠陥ピクセルの補正／マスク用の必要な情報の全てを格納するのに十分に大きなものとすべきである。ほとんどのセンサは単に数個の欠陥ピクセルを有するに過ぎないものと予測することが可能であるので、メモリ26は、典型的には、非常に大型のものとする必要ではない。その寸法は、ほぼ、ピクセルアレイ自身の寸法に依存する。典型的には、ピクセルの0.1%を超えるものが機能的なイメージャにおいて欠陥性のものであることはないということを予測することが可能である。各欠陥ピクセルに関連する位置及び補正情報を格納するために2バイト 30又は3バイトを超えるものを揃えておくことは必要ではないことが予測される。この論理に基づいて、メモリ26は、典型的に、約10キロビットと1メガビットとの間とすることが可能である。更に、メモリ26は、例えば、SRAM、ROM（EEPROM）、フラッシュメモリ（又はEPROM）、DRAMなどの形態をとることが可能である。

【0026】CMOSをベースとしたイメージセンサの最も顕著な利点のうちの一つは、オンチップのアナログ・デジタル変換器でその積分を容易に行うことが可能であるということである。好適には、アナログ・デジタル変換器は、ほとんど電力を消費することがなく且つほとんど面積を専有することもなく、それにも拘らず、システムの適用例で必要とされる分解能におけるピクセル処理速度を充足する。アレイ全体に対する単一のアナログ・デジタル変換器（ピクセルレートで動作）、各ピクセルに対する単一の変換器（フレームレートで動作）、アレイの各コラムに対する変換器（ラインレートで動作）  
~~又は何らかのその他の動作分割に対して単一のアナログ・デジタル変換器を有することが可能である。~~ 50

【0027】図2A及び2Bは単一の受動的ピクセルの概略断面図を示している。図2Aにおいて、ピクセルはテストのためにリセットされており、且つ図2Bにおいては、ピクセルの蓄積した電荷が、該ピクセルが崩壊しているか否かを判別するために測定される。図2Bも、その出力が通常の画像形成のために読取られる場合におけるピクセルの状態を示している。

【0028】図2A及び2Bに示したように、ピクセル200は半導体基板202の上に形成されている。Nウェル204が基板202の上部部分の上の層として形成されており、それは、例えば、エピタキシャル層とすることが可能である。好適実施例においては、ウェル204は二次元アレイにおいて複数のピクセルに亘っている。しかしながら、各ピクセルに対して別個のウェルを有することは本発明の技術的範囲内のものである。各ピクセル内において、P型ホットダイオード拡散部206が照射への露光により電荷を格納するために設けられている。更に、各ピクセル200はウェル204を例えばV<sub>dd</sub>などの所定の電圧に保持するための基板タップ208を有している。基板タップ208は、ウェル204に対して低抵抗のオーミックコンタクトを与えるために高度にドーピングしたN型領域とすることが可能である。基板タップ208は、適宜のコンタクト又は相互接続体を介して適宜のパワー供給源へ接続する。

【0029】種々の光学的層／要素をピクセル200の上、少なくとも拡散部206の上に設けることが可能である。説明の便宜上、これらの付加的な要素は図2A及び2Bには示していない。これらの光学的要素は、例えば、光子を光学的に回収するためのレンズ及び光子の波長を区別するためのフィルタ（カラーピクセルにおいて使用される）などを包含することが可能である。

【0030】理解すべきことであるが、ピクセル200はN型ウェルとP型ホットダイオード拡散部とを具備するものとして図示してあるが、本発明はこの様な構成にのみ制限されるべきものではない。従って、ウェル204はP型領域とすることが可能であり且つ拡散部206はN型領域とすることが可能である。何れの場合においても、領域204及び206におけるドーパント原子の濃度は、空乏モードホットダイオードを形成すべく選択されるべきである。この様なホットダイオードにおいては、ホットダイオード拡散部206へ入射する照射は、空乏領域内においてホールと電子とを発生させる。空乏領域は自由電荷キャリアを包含するものではないので、これらの新たに発生されたホール及び電子は反対電荷のキャリアと結合することによってすぐさま消失されることはない。電子はウェル204へドリフトし且つホールはP型拡散部206へドリフトし、それらはホットダイオード拡散部206とウェル204との間のPN接合において画定されたキャパシタンスC<sub>pw</sub> 207上の自由電荷として回収される。コンデンサC<sub>pw</sub>の容量は、しばしば、ホト



ダイオードの「内在的容量」と呼ばれる。

【0031】通常動作期間中に、ピクセル200は所定の時間期間に亘り照射供給源へ露光される。露光時間の長さに亘って積分される照射のフラックス（強度）は、「積分照度（integrated illumination）」を画定し、それは拡散部206とウエル204のPN接合によって画定されるコンデンサ上に蓄積する電荷の量に関係している。ピクセル200を「読取る」ために、格納された電荷の量を決定することが可能であるように、ホットダイオード206を放電させる。この電荷は、積分されたイルミネーション即ち照度を特定し、それは既知の露光時間に基づいて平均照射強度へ変換することが可能である。アレイ内の全てのピクセルの出力を使用して照射強度分布即ち画像を形成する。

【0032】図示例においては、ピクセル出力が接続線212及びトランジスタ214によって電荷積分器210へ結合される。ホットダイオード206が照射へ露光されている間に、トランジスタ214をスイッチオフし、従ってピクセル200内において電荷が蓄積する。ピクセル200を読取るべき場合には、トランジスタ214をスイッチオンし、従ってホットダイオード拡散部206内に蓄積された電荷は電荷積分器210及びコンデンサ222（増幅器210と並列接続されている）へ接続線212を介して流れることが可能である。従って、電荷積分器210は、コンデンサ222を横断しての電圧を測定し且つホットダイオード206から受取った電荷の量に対応する出力を発生する。注意すべきことであるが、コンデンサ222と並列に設けられているスイッチ225は、読取りプロセス期間中にスイッチオフされ、従ってコンデンサ222のプレート間に電圧差を確立することが可能であるようにすべきである。

【0033】この読取りプロセスと同時に、ホットダイオード206を「暗所」状態へ「リセット」し、それにより、余分の電荷がほぼ除去される。一実施例においては、 $V_{dd}$ が5Vであり、ホットダイオード拡散部206は暗所状態（即ち、ピクセル200によって検知される照射と関連していない電圧）である1Vへリセットされる。リセット期間中に、スイッチ225は閉成され、従ってリセット電圧（電荷積分器210の出力）をライン212、従ってホットダイオード拡散部206へ印させることが可能である。

【0034】欠陥解析・補正ブロック24は、与えられたピクセルが欠陥ピクセルであるか否かを電子的に決定することが可能である。それは、種々の態様でこのことを行うことが可能である。例えば、ピクセルをリセットした後に、そのピクセルを後の時間においてサンプルし、その電圧が暗所状態の電圧から派生したものであるか否かを決定することが可能である。注意すべきことであるが、リセット時に、ピクセルホットダイオードは放電され、従ってピクセルは暗所状態（例えば、約1V）と

関連する電圧をとる。リセットしたピクセルをサンプルした場合に、ピクセル電圧がこの暗所状態と関連するものから逸れていることが判明した場合には、そのピクセルは、欠陥解析・補正ブロック24によって欠陥であると見なすことが可能である。この場合には、そのピクセルの出力は爾後の画像期間中に補正又はマスクする。

【0035】図2Aを参照すると、ピクセルをテストするためのリセットメカニズムが示されている。ピクセル200が光に露光されていない間は、電荷積分器210はライン212を介してホットダイオード拡散部206をリセット電圧 $V_r$ へ放電させる。注意すべきことであるが、このことは、トランジスタ214をスイッチオンさせることを必要とする。次いで、該ピクセルはトランジスタ214をターンオフさせることによって電荷積分器210から切断され且つホットダイオード206は固定した時間長の間アイドル状態に止どまることが許容される。ホットダイオード拡散部206上の電荷が再度スイッチ214（図2B）を閉成することによって電荷積分器210を介して読取られる。次いで、関連する検知回路がピクセル200が崩壊しているか否かを決定する。

【0036】この技術は、ホットダイオード拡散部206とウエル204との間において電荷がリークするか否かを決定する。正の電荷が拡散部内へリークする場合には（P型拡散部及びN型ウエルの場合には）、該ピクセルは上述したテスト期間中に欠陥性であることが判明する。補正されていない場合には、その欠陥ピクセルは「白色ピクセル」として表われる（即ち、それは不適切に明るく表われる）。

【0037】これは、ここで関連性のある唯一のピクセル欠陥のタイプではない。時折、ピクセルは製造から塵埃粒子が存在することによってなど、部分的に又は完全にブロックされる場合がある。又、CMOSイメージャの動作寿命期間中に新たな粒子がピクセルをブロックすることも可能である。又、ピクセル上の光学的要素（レンズ、フィルタなど）が劣化し且つ照射に障害を与える場合がある。これらのタイプの欠陥は、「暗所ピクセル」となる（即ち、そのピクセルは画像中において不適切に暗く表われる）。しかしながら、アレイへ光を供給することなしに障害型の欠陥を検知することは不可能である。従って、光学的テストを使用せねばならない。当該技術分野において種々の光学的テストが公知であり且つCMOSイメージャが配送する前に使用される。この様なテストは、通常、上述したようにピクセルをリセットし、ピクセルを既知の量の照射へ露光させ、次いでそれらの出力を読取ることによって行われる。この様なテストの変形例は、その寿命に亘ってイメージャを周期的にテストするために使用することが可能である。その様にしてテストされた何れかのピクセルが予定されたものよりも少ない量の電流を出力する場合には、そのピクセルは欠陥性のものとされ且つ補正されねばならない。

【0038】更に別のタイプのピクセル欠陥は、ホトダイオード自身における種々の内在的な欠陥から発生する。これらは、ピクセルの照射回収領域が所望のものよりも一層大きい又は一層小さい（即ち、ホトダイオード拡散部の寸法が仕様を満足するものではない）、ホトダイオードにおけるドーパント濃度が所望の値から逸れている、照射がピクセル近傍の金属から反射されるなどの理由によって発生する場合がある。これらの利得不整合欠陥の各々は、誤ったピクセルの読取りを発生させる。それらがホトダイオードにおいて過剰な電荷を蓄積させる場合には、それらは白色ピクセルとなり、且つそれらがホトダイオード内に蓄積させる電荷が少なすぎる場合には、それらは暗所ピクセルとなる。上述したような光学的テストを使用して、この様な利得不整合をテストし且つ種類分けすることが可能である。

【0039】使用されるテストのタイプに拘らずに（光学的か又は電子的か）、欠陥解析・補正ブロック24は種々の態様で動作することが可能である。一実施例においては、ブロック24は、単に、与えられたピクセルが欠陥性であるか否かを決定する。より洗練したバージョンにおいては、ブロック24は、ピクセルが欠陥性であるか否かを決定するのみならず、どのようなタイプの欠陥が発生しているか且つそれがどのような理由で実際に欠陥性のものであるかということを決める。例えば、一実施例においては、本システムは、与えられたピクセルが正しく動作しているか否かを決定し、部分的に崩壊しているか否か（白色又は暗所）、又は完全に崩壊しているか否かを決定する。どの程度予測されたピクセル強度（ホトダイオード電圧）が予測値から逸れているかに依存してこの決定を行うことが可能である。

【0040】この実施例を図3A及び3Bに模式的に示してある。垂直軸は電荷積分器210によって出力されるピクセル出力電圧を表わしている。注意すべきことであるが、P型ホトダイオード拡散部の場合には、ピクセルに入射する照射量が大きければ大きいほど、電荷積分器210による電圧出力はより低い。逆に、照度の大きさが低いと、電荷積分器210においてより高い出力電圧が発生する。N型ホトダイオード拡散部に対してはその逆が成立する。図3Aにおいては、「暗所テスト」において遭遇するピクセル出力の種類を示してある。そのテストにおいては、それらの出力を読取る前に、ピクセルをリセットし且つ所定の時間期間に亘って暗所状態に保持される。図3Bにおいては、光学的テストにおいて遭遇するピクセル出力の種類が示されている。このテストにおいては、それらの出力を読取る前に、ピクセルをリセットし、次いで、所定の時間期間に亘って所定の量の照度に露光される。

【0041】何れの場合においても、該テストは、ピクセルの出力をリセットすることによって開始される。予測値302へリセットすることによって開始される。

電荷積分器210における測定された出力が正しい作動範囲304内に入ると、そのピクセルは正しく動作しているものと決定される。図3Aに示した暗所テストの場合には、測定されたピクセル強度（電圧）が作動範囲304より下側に降下すると、そのピクセルは崩壊しているものと決定される。唯一の残存する問題は、その出力を修正した態様で使うことが可能な「部分的に崩壊」しているものか、又はその出力をどのような状態でも使うことが不可能な「完全に崩壊」しているか否かを判別することである。テストピクセルの出力が部分的に崩壊した範囲308内に該当する場合には、そのピクセルは部分的に崩壊されているものと決定され且つそれらに従って処理される。部分的に崩壊した範囲308より低いピクセル電圧は完全に崩壊した範囲312に該当し、そのピクセルは完全に崩壊しているものと決定され且つそれらに従って処理される。

【0042】次に、図3Bを参照すると、光学的テストが、テストピクセルの出力電圧が作動範囲304より高いものであることを示す場合には、そのピクセルは障害を受けているか又はその他の利得不整合が発生している。その出力電圧が作動範囲304より僅かに高いものであるに過ぎず且つ範囲314内に存在する場合には、そのピクセルは部分的に崩壊されているものとみなされる。その出力電圧が著しく高いものであり且つ範囲316内に存在している場合には、そのピクセルは完全に崩壊しているものとみなされる。ある場合には、光学的テストの結果、出力電圧が予測されたものよりも低いものであることを示す場合があり、その場合には、そのピクセルは障害を受けているものではなく、その代わりに、利得不整合が発生している。この様な利得不整合は、ピクセル上の過大寸法の光回収表面から発生する場合がある。何れの場合においても、この様な利得不整合は、不整合の大きさに依存して、部分的又は完全に崩壊したピクセルを発生させる。

【0043】以下に更に詳細に説明するように、部分的に崩壊したピクセルは、完全に崩壊したピクセルとは異なって処理することが可能である。より簡単な実施例においては、ピクセルは部分的に崩壊したものとして処理されるものではなく、それらは正しく動作するものか又は完全に崩壊したものの何れかである。

【0044】上述した如く、電荷積分器210の出力は、現在解析されたピクセルの積分された照度を表わすアナログ信号である。この信号を容易に解析し且つ任意の必要な補正を行うために、該アナログ信号は、最初に、デジタル信号へ変換されるべきである。このことは、上述した如くアナログ・デジタル変換器18で達成される。好適には、アナログ・デジタル変換器18はピクセルアレイ12を具備する同一のチップ上に形成される。

【0045】図4Aはそれらが欠陥性のものであるか否

かを決定するためにピクセルをテストするために使用することの可能な一般的な方法500の処理のフローチャートを示している。該フローチャートは、光学的及び非光学的の両方のテストに適用される。プロセス500は、ステップ501において開始し、且つステップ502において、アレイ内のホットダイオードはリセット電圧 $V_r$ へ設定される。前述した如く、この電圧はピクセルに何ら照射が入射されない場合のピクセルの状態に対応している。

【0046】次に、ステップ503において、そのテストが光学的テストであるか又は非光学的テストであるかが決定される。それが光学的テストである場合には、ピクセルアレイをステップ504において所定量の照射へ露呈される。その後に、処理制御はステップ506へ指向される（以下に述べる）。実行すべきテストが非光学的テストである場合には、照射は供給されない。その場合には、暗所電流テストが行われ、且つ次のステップ（ステップ505）が、好適には、使用中のピクセルの露光時間にほぼ対応する所定の時間長に亘りピクセルの読取りを遅延させる。

【0047】この時点において、本プロセスはステップ506へ移行し、そこで欠陥解析・補正ブロック24が評価すべき最初のピクセルを選択する。評価は、ステップ508においてそのピクセルの出力電圧を評価することを包含している。その後に、ステップ510において、アナログ・デジタル変換器18がその出力電圧に対するアナログ値をデジタル値へ変換する。このデジタル値から、論理ブロック24が、そのピクセルが予定した出力電圧から著しく逸れた実際の出力電圧を有しているか否かを決定する。この点についてはステップ512を参照するとよい。次に、論理ブロック24は、オプションとして、予測されている出力電圧からの逸れに基づいてそのピクセルが部分的に又は完全に崩壊しているか否かを決定することが可能である。この点についてはステップ514を参照するとよい。ブロック24は、更に、図3A及び3Bに示した種類分けに従ってその崩壊の種類分けを行うことが可能である。

【0048】本システムが、そのピクセルが少なくとも部分的に崩壊していることを決定すると仮定すると、それは崩壊したピクセルの位置及びその崩壊のタイプ（部分的か又は完全か）をメモリ26内に格納する。このことはステップ516において行われる。そのピクセルが部分的に崩壊している場合には、本システムは、その崩壊のタイプ及び程度に関する幾つかの情報を格納することも可能である。以下に更に詳細に説明するように、この情報は、読取り期間中に部分的に崩壊されているピクセルを補正するために使用される。崩壊されたピクセルに関連する情報を格納した後に、ブロック24は、目下考慮中のピクセルがステップ518においてアレイ内の最後のピクセルであるか否かを決定する。そうである場

合には、本プロセスはステップ526において完了する。

【0049】決定ステップ518における回答が否定である場合には（即ち、現在のピクセルがアレイ内の最後のピクセルではない）、本システムはステップ522においてアレイ内の次のピクセルへ移行する。その後に、プロセス制御はステップ508へ復帰し、そこで本システムはアレイ内の新たな現在のピクセルの出力電圧を評価する。

【0050】注意すべきことであるが、決定ステップ514の回答が否定である場合には（即ち、目下検討中のピクセルが崩壊したものではない）、プロセス制御は決定ステップ518へ移行し、そこで本システムは、目下考慮中のピクセルが、実際には、アレイ内の最後のピクセルであるか否かを決定する。

【0051】図4Bは、画像発生期間中に欠陥ピクセルをマスクするための一つの方法530の処理の流れを示している。プロセス530はステップ532において開始し、且つステップ534において、アレイのピクセルを画像を画定する照射パターンへ露光させる。このことは個別的なホットダイオードを充電させ、それにより、画像を一時的に記録する。次に、処理ステップ536において、本システムは、解析のために現在のピクセルを特定し且つそのピクセルに関する情報に関しメモリ26へアクセスする。メモリ内に格納されている情報から、欠陥補正ブロック24が、現在のピクセルが決定ステップ538において崩壊されているか否かを決定する。

【0052】現在のピクセルが崩壊されていないものと仮定すると、本システムは、ステップ540においてそのピクセルの出力電圧を読取る。その後に、その出力電圧はディスプレイ値へ変換され（多分、アナログ形態からデジタル形態へ変換した後に）且つ現在発生されている画像へ付加される。このことは、ステップ542において行われる。

【0053】次いで、本システムは、現在のピクセル出力が決定ステップ544において別のピクセルの補正を行うことを可能とするのに十分な情報を供給するものであるか否かを決定することが可能である。以下に説明するように、欠陥ピクセルに対するあるマスク動作及び補正動作技術は、隣接する（又は近くの）崩壊していないピクセルからの出力情報を必要とする。従って、目下考慮中のピクセルが崩壊しているピクセルに隣接している（又は少なくとも近傍にある）場合には、現在のピクセルの出力情報は、その崩壊したピクセルのマスクングを可能とするために使用することが可能である。そうであると仮定すると（即ち、決定ステップ544の回答が肯定）、本システムはステップ546において前に崩壊したピクセルに対するマスク値を計算する。その後に、本システムは、そのマスク値を崩壊したピクセルの位置における画像へ適用する。このことは、ステップ548に

おいて行われる。

【0054】決定ステップ538へ戻ると、その回答が肯定である場合には（即ち、現在のピクセルが崩壊している場合）、本システムは、次に、現在のピクセルをマスクするか又は補正するのに必要な充分な情報があるか否かを決定する。このことは、決定ステップ550において行われる。現在のピクセルをマスクするために使用可能な充分な情報がある場合には（例えば、充分な崩壊していない周りのピクセルの出力値が既に既知である）、本システムはステップ552においてそのピクセルに対するマスク値を計算する。その後、ステップ554において、発生中の画像に対してそのマスク値を適用する（即ち、それは、崩壊したピクセルの出力を補正した値か又はマスク値で置換する）。決定ステップ550の回答が否定である場合（即ち、現在のピクセルをマスクするのに充分な情報が存在しない場合）、本システムは近くのピクセルから充分な情報が使用可能である場合には、現在のピクセルがマスク値を必要としていることをフラッグする。このことは処理ステップ556において行われる。

【0055】何れかの処理ステップ554又は556の後に、本システムは、現在のピクセルがアレイ内の又はアレイの適宜のサブセクション内において考慮中の最後のピクセルであるか否かを決定する。このことは、処理ステップ558において行われる。注意すべきことであるが、処理制御は処理ステップ548の後に決定ステップ558へ指向される。更に、処理制御は、決定ステップ544の回答が否定である場合には、決定ステップ558へ向けられる。

【0056】何れの場合においても、現在のピクセルがアレイ内の最後のピクセルではないと仮定すると（即ち、決定ステップ558の回答が否定）、本システムは、ステップ560における評価のためにアレイ内の次のステップへ移行する。次いで、処理制御はステップ536へ再指向され、そこでメモリ26が新たな現在のピクセルに関する情報に対して評価される。その後、本プロセスは上述した如くに進行する。

【0057】本システムが決定ステップ558において、現在のピクセルが、実際には、アレイ内の最後のピクセルであることを決定すると仮定すると、それは、画像を完成し且つその画像を出力に対して使用可能とさせる（完全な画像又はフレームバッファの場合）。一方、本システムがラインバッファ又は画像全体より少ないものを保持するその他の何らかのバッファを使用している場合には、決定ステップ558は、現在のピクセルがライン内の最後のピクセルであるか否かを決定する。そうである場合には、そのラインが出力に対して使用可能とされる。バッファの詳細に拘らず、適宜のピクセル（ライン、フレームなど）が処理ステップ560において出力される。次いで、本プロセスはステップ564におい

て完了する。

【0058】ステップ552（又は546）において1個のピクセルが補正される一般的なプロセスを図4Cに詳細に示してある。本プロセスは、ステップ570において開始し、次いで、決定ステップ572において、本システムは、現在のピクセルが完全に崩壊しているか否かを決定する。この様な情報は、メモリ26から得ることが可能であり且つステップ536期間中に得られる（図4B）。

【0059】現在のピクセルが完全に崩壊しているものとみなされるものと仮定すると、本システムは、処理ステップ574においてそのピクセルに対する補正した出力値を発生する。注意すべきことであるが、図3A及び3Bに示した実施例においては、完全に崩壊したピクセルは、範囲312及び316のうち的一方の中に存在する。図4Cに示した実施例においては、本システムは、周りのピクセルの出力値を補間することによって補正した出力値を発生することが可能である（これらの出力値が使用可能なものであると仮定する）。周りのピクセルの全てが未だに評価されていない場合には、問題となるピクセルに対する最終的な補間した補正は、隣接する崩壊していないピクセルの出力値を待たねばならない。ステップ574が完了した後に、本プロセスはステップ578において終了する。

【0060】カラーイメージャの場合には、マスキング操作は、補正されるピクセルのカラーを認識可能なものでなければならない。図5は、従来の原色カラーピクセルアレイ（赤、緑、青）のレイアウトを示している。理解すべきことであるが、本発明は、例えば相補的カラーフィルタを使用するものなどのその他のカラーピクセルアレイと共に実施することも可能である。図5の実施例においては、緑ピクセルは「G」として示してあり、赤ピクセルは「R」として示してあり、且つ青ピクセルは「B」として示してある。完全に崩壊されていると考えられるピクセルが緑である場合には、そのマスクを与えるためには緑ピクセルのみが選択されるべきである。同一のことが、赤ピクセル及び青ピクセルについても言える。欠陥ピクセルに対して最も近い隣のピクセルが緑でないので、次に最も近い緑のピクセルがマスク用に選択されるべきである。それらは、欠陥ピクセルと同一のライン及び／又は隣接のライン上において与えることが可能である。非常に精密（しかしながら、計算的には高価）な動作においては、最も近い隣のものだけでなく、次に最も近い隣のピクセルも使用して補正を行う。

【0061】現在のピクセルが部分的に崩壊しているものとみなされるものと仮定する場合には（即ち、決定ステップ572の回答が否定）、本システムは、次に、そのピクセルが決定ステップ575において飽和されているか否かを決定する。このことは、そのピクセルの出力が最大であることを意味し且つさらなる照明はその拡散

部内に格納されている電荷の量を増加させることはない。従って、露光期間中に実際にどれほどの照射がそのピクセルを照射したかを知ることは不可能である。そのために、その出力は使用不可能であり且つ本システムは他の（周りの）ピクセルの出力でそのピクセルをマスクせねばならない。従って、飽和されており部分的に崩壊しているピクセルは完全に崩壊しているピクセルとして処理される。図4Cを参照すると、ステップ575においてその回答が肯定である場合には、処理制御がステップ574へ移行し、そこで欠陥ピクセルの出力は周りのピクセルからとられた補間された出力によってマスクされる。

【0062】決定ステップ575の回答が否定である場合には（即ち、部分的に崩壊しているピクセルが飽和していない場合）、本システムは、現在のピクセルのテスト出力の予測されているテスト出力からの逸れに基づいて補正された出力値を発生する。このことは、ステップ576において補正モデルの助けを借りて行われる。注意すべきことであるが、補正モデルに対する情報は、図4Aに示したプロセス500のステップ508-514において得ることが可能である。更に注意すべきことであるが、周りの崩壊されていないピクセルの出力値は、ステップ576において補正した出力値を得るためにこの逸れの情報と共に使用することが可能である。ステップ576を完了した後に、本プロセスはステップ578において終了する。

【0063】最も簡単には、補正は、固定した量又は百分率だけ部分的に補正されたピクセルの出力を調節することによって行う場合がある。例えば、電子的テストは、あるピクセルが適切なものよりも30%だけ一層明るいものであることを表わす場合がある。該補正は、単に、そのピクセルの強度を画像を発生する場合に適宜の百分率だけ減少させることによって行う。又は、光学的テストが、あるピクセルが適切なものよりも20%だけより暗いものであることを表わす場合がある。この場合には、該補正は、画像を発生する場合に適宜の量だけそのピクセルの強度を増加させることを必要とする場合がある。

【0064】一般的に、全ての必要な補正情報はメモリ26内に格納される。その補正情報は、部分的に崩壊したピクセルの挙動をモデルし、従って適宜の補正係数又はアペンド（付属物）が現在の動作条件に対して与えられる。従って、メモリは、種々の条件に対する正確な情報を格納せねばならない場合がある。関連性のある条件／パラメータとしては、アレイの動作温度、照射を行うための露光時間、などがある。

【0065】本発明のCMOSイメージャは、軍事的、科学的、ビジネス、及び家庭適用例に対し種々のシステムにおいて使用することが可能である。例えば、それらは、デジタルカメラ、ビデオカメラ、夜間運転用ディスプレイ

などにおいて使用することが可能である。一般的には、本システムは、CMOSイメージャチップに加えて、画像をキャプチャし且つそれをCMOSアレイへ指向させるための光学系を包含している。これは、画像キャプチャシステムにおいて従来使用されているタイプの1個又はそれ以上のレンズ、フィルタなどを包含することが可能である。該光学系及びCMOSイメージャは、例えばカメラケースなどのケーシングに装着される。更に、本システムは、後にディスプレイシステムへダウンロードするためのキャプチャした画像を一時的に格納するためのメモリを有することが可能である。ある場合においては、ディスプレイシステム自身が全体的なイメージャシステムの一部を形成する。

【0066】以上、本発明の具体的実施の態様について詳細に説明したが、本発明は、これら具体例にのみ制限されるべきものではなく、本発明の技術的範囲を逸脱することなしに種々の変形が可能であることは勿論である。例えば、本明細書においては、受動的ピクセルについて説明したが、例えばオンピクセル増幅器を包含する能動的ピクセル（ホトダイオード又はホトゲートタイプのもの）などのその他のタイプのピクセルを使用することも可能である。更に、本発明の広範な欠陥補正方法は、例えばCCD技術などの非CMOS技術においても適用可能なものであるが、種々のシステム特徴は別個のチップ上に設けることが必要である場合がある。

#### 【図面の簡単な説明】

【図1】 本発明の欠陥許容性イメージャを構成するCMOSイメージャにおいて使用されているハイレベルの機能的ブロックを示した概略ブロック図。

【図2A】 図1のCMOSイメージャと共に使用するのに適したタイプのリセットされている受動的ホトダイオードピクセルを示した概略断面図。

【図2B】 図2Aに示したものと同一の概略断面図であるが、ピクセル上のリセット電荷がそのピクセルが欠陥性であるか否かを決定するためにどの様にして読取られるかを示した概略断面図。

【図3A】 本発明の一実施例に基づいてリーク性ダイオードに起因してピクセルを部分的又は完全に崩壊されているものとして本システムがどの様にして種類分けすることが可能であるかを示したグラフ図。

【図3B】 本発明の一実施例に基づいて障害物又は利得不整合に起因してピクセルが部分的に又は完全に崩壊しているかを本システムがどの様にして種類分けすることが可能であるかを示したグラフ図。

【図4A】 アレイのピクセルが崩壊しているか否かを決定するためにそれらをテストすることが可能な方法を示したフローチャート。

【図4B】 本発明の一実施例に基づいて画像を発生する期間中にどの様にして崩壊されているピクセルを取扱うかを示したフローチャート。

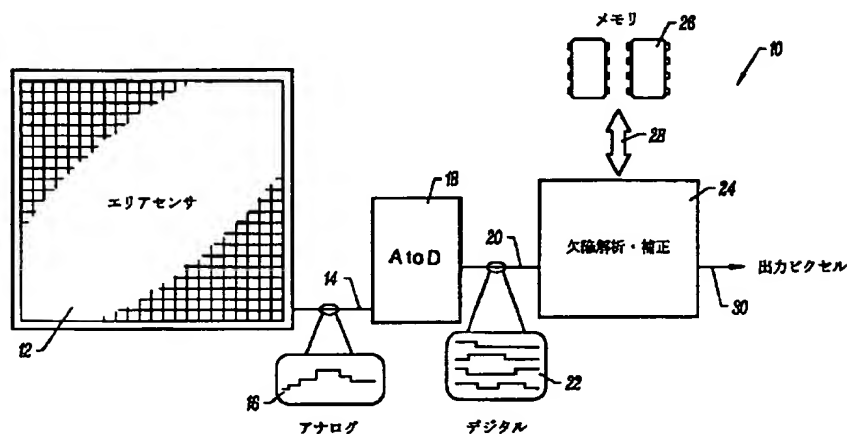
【図4C】 崩壊しているピクセルがそれらの出力をマスクするか又は補正してクリアな画像を発生することが可能な一つの技術の詳細を示したフローチャート。

【図5】 カラーイメージャにおいてどの様にしてピクセル補正を行うことが可能であることを示すために提供したカラーイメージャ内のピクセル配置を示した説明図。

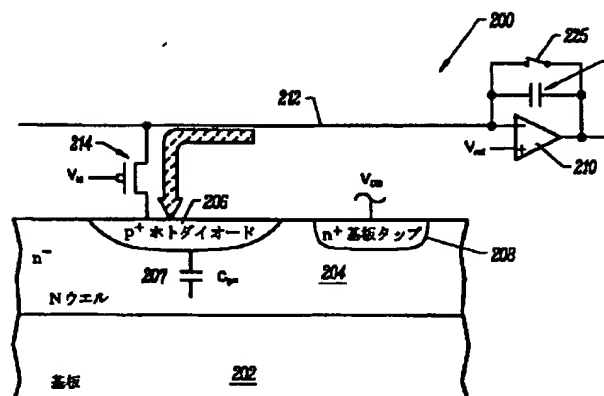
【符号の説明】

- |    |              |     |             |       |
|----|--------------|-----|-------------|-------|
| 10 | イメージャ        | 26  | メモリ         |       |
| 12 | エリアセンサ       | 200 | ピクセル        |       |
| 18 | アナログ・デジタル変換器 | 202 | 基板          |       |
| 24 | 欠陥解析・補正ブロック  | 204 | ウエル         |       |
|    |              | 206 | ホットダイオード拡散部 |       |
|    |              | 208 | 基板タップ       |       |
|    |              | 210 | 電荷積分器       |       |
|    |              | 212 | 接続線         |       |
|    |              | 214 | トランジスタ      |       |
|    |              | 10  | 222         | コンデンサ |
|    |              |     | 225         | スイッチ  |

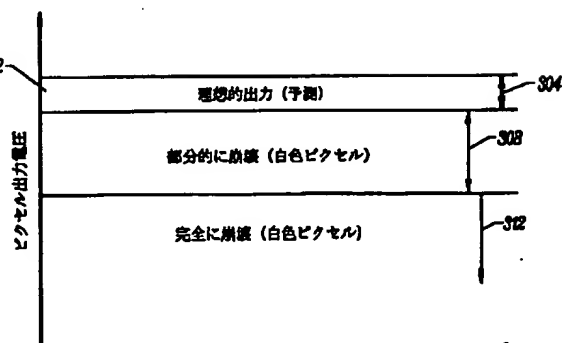
【図1】



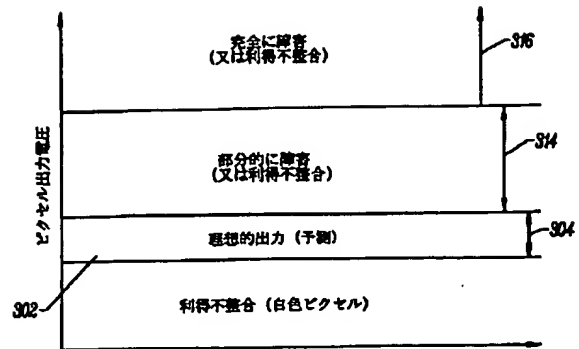
【図2A】



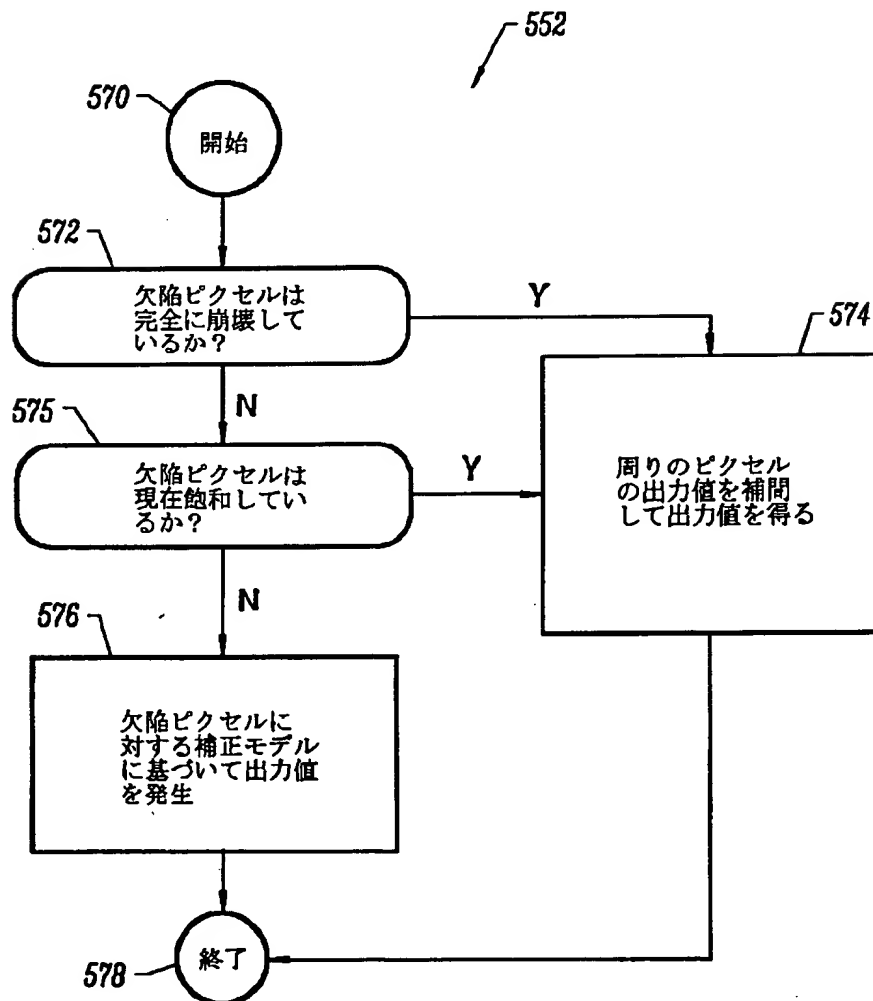
【図3A】



【図 3 B】

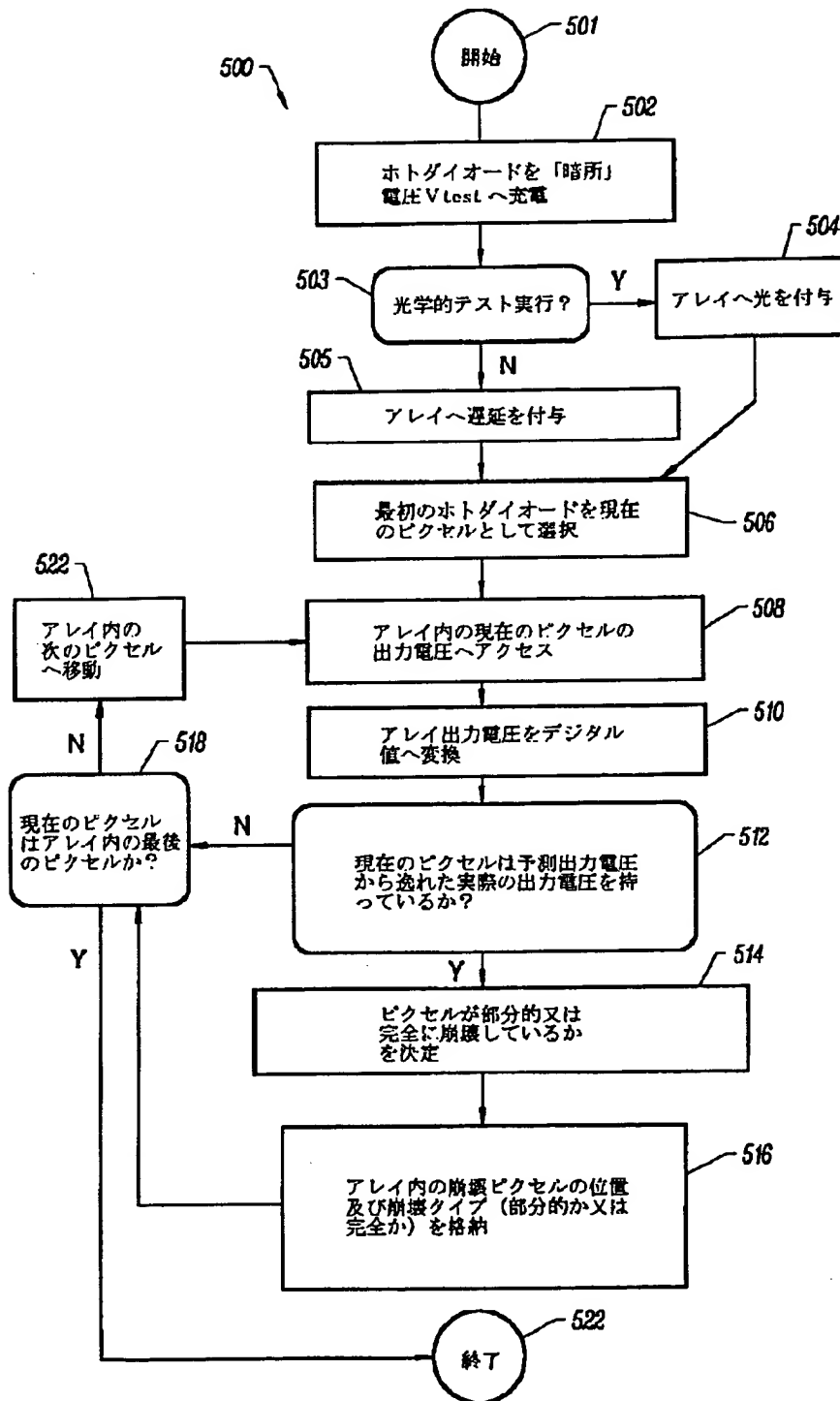


【図 4 C】

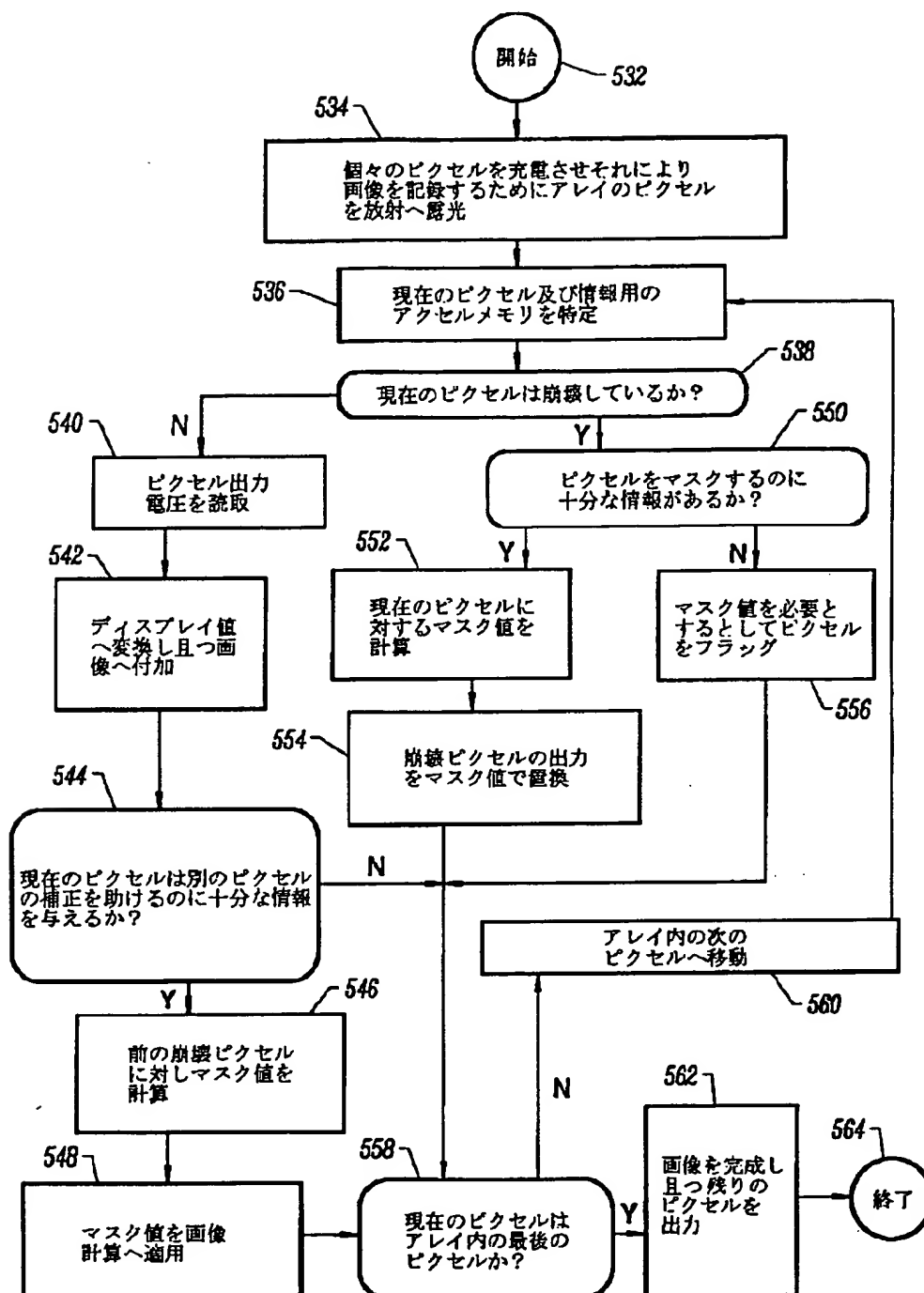




【図4A】



【図4B】



【図5】

G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G	B	G	B	G

---

フロントページの続き

(72)発明者 マルコ タルターニ  
 イタリア国、 メルドーラ、 アイー  
 47014, ヴィア マストリ 17

20

(72)発明者 アラン エイチ. クレイマー  
 アメリカ合衆国、 カリフォルニア  
 94708, パークレー, ヒルデイル ア  
 ベニュー 705